

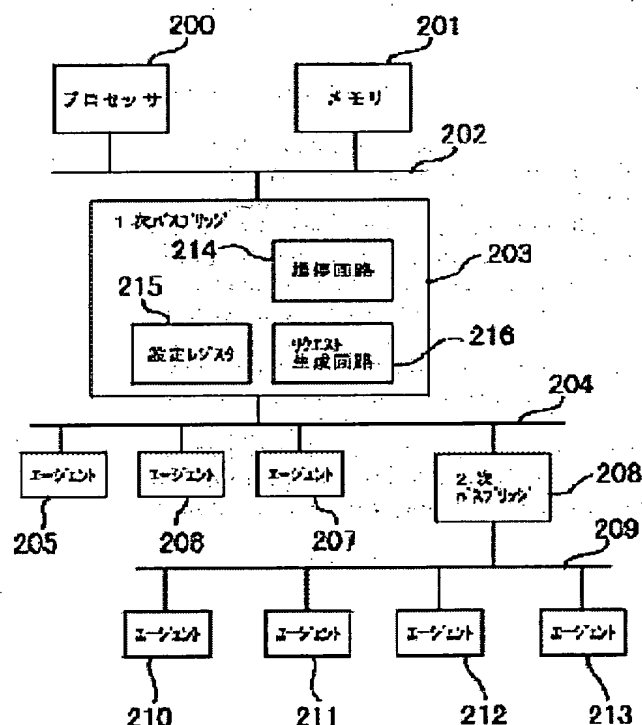
## BS BRIDGE ARBITRATION SYSTEM

Patent number: JP2000298644  
 Publication date: 2000-10-24  
 Inventor: MOCHIZUKI DOUETSU  
 Applicant: NEC KOFU LTD  
 Classification:  
 - international: G06F13/362; G06F13/36  
 - european:  
 Application number: JP19990107749 19990415  
 Priority number(s):

### Abstract of JP2000298644

**PROBLEM TO BE SOLVED:** To provide a means for making primary bus arbitration between an agent on a secondary bus under the bus bridge connected to a primary bus and a primary bus agent directly connected onto the primary bus equal without adding an external circuit nor a signal.

**SOLUTION:** A host bridge 203 performing arbitration of a primary bus is provided with a means 215 recording the configuration information of a bus bridge 208, a request generation circuit 216 which internally generates a request in accordance with the recorded content and an arbitration circuit 214 which generates an enable signal uniquely from an output of the request generation circuit for an agent of the primary bus. Here, arbitration between the primary bus agent and a secondary bus agent is made equal by such a manner that the weight of the bus bridge being one of the primary agents is set in the host bridge in a primary bus arbitration.



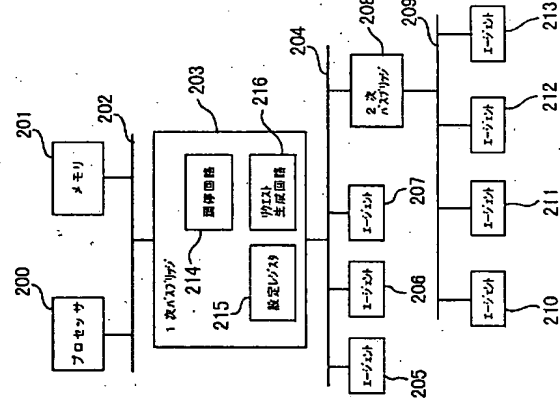
Data supplied from the **esp@cenet** database - Worldwide

特開2000-298644  
(P2000-298644A)

審査請求 有 請求項の数4 OL (全5頁)

54) 【発明の名称】 バスブリッジ調停方式

【解決手段】 1 次バスの調停を行うホストブリッジ 2 3 にバスブリッジ 2 0 8 の構成情報を記録する手段 2 5 と、記録内容に応じてリクエスタを内部生成するリクエスト生成回路 2 1 6 と、リクエスト生成回路の出力から許可信号を 1 次バスのエージェントに一意に生成する調停回路 2 1 4 を設け、1 次バス調停においてエージェントであるバスブリッジの重みをホストブリッジ内、決定することで、1 次バスエージェントと 2 次バスエージェント間の調停を平等にする。



に接続された2次バスブリッジの配下に接続された2次バスを制御レベルにおいて同等に扱う方法を最小のハードウェア構成で実現可能すると同時に、業界標準のバスベクトルを変更することなく提供することにある。

【課題を解決するための手段】本発明によるバスブリッジ制御方式は、2次バスブリッジを含む複数の1次バスエーゼントが接続される1次バスと、2次バスブリッジを介して1次バスの使用権を要求する複数の2次バスエーゼントが接続される2次バスを含むコンピュータシステムにおいて、1次バスの制御を行う1次バスブリッジに、2次バスエーゼント数に応じたリクエスト設定を可能とする制御機構を設けたことを特徴としている。

【0009】この1次バスブリッジ内の制御機構は、システムの構成情報を構築する際に、認識されたバスブリッジ配下の2次バスエーゼント数を記録する手段と、記録された2次バスエーゼント数に応じて1次バスの制御時間における1次バスの1エーゼントである2次バスブリッジの重みを要する手段を備えることにより、システム構成に依存した1次バスの制御動作を可能とする。

【0010】従って、従来技術にあるような1次バス制御回路と2次バス制御回路と2次バスエーゼントに接続された外部制御回路を付加することなく、1次バスエーゼントと2次バスエーゼントの1次バス使用権における不平等をなくし、2次バスエーゼントにおける性能を向上させ均等のとれたシステム構築が可能になる。

【0011】【発明の実施の形態】以下、添付した図面を参照して本発明の実施の形態につき詳細に説明する。

【0012】図2を参照すると、本発明の一実施の形態としてのコンピュータシステムのブロック図が示されている。本コンピュータシステムは、システムバス202に接続されるプロセッサ200及びメモリ201、システムバス202と1次バス204に接続され、1次バス204の複数のエーゼント205、206、207とプロセッサ200及びメモリ201の間の制御を行う1次バスブリッジ203、1次バス204と2次バス209に接続され、2次バスの複数のエーゼント210、211、212、213と1次バス204の間の制御を行う2次バスブリッジ208を有する。

【0013】この2次バス209に接続された2次バスエーゼント210、211、212、213からのメモリ要求信号は2次バスブリッジ208に入力され、2次バスブリッジ208によって1次バスへのメモリ要求信号が生成される。その出力は、1次バスへのメモリ要求信号によって他の1次バスエーゼント205、206、207からのメモリ要求信号と併せて処理され、1次バスの所有権が決定される。

【0014】1次バスブリッジ203には、その内部の制御回路214の他に構成設定レジスタ215とリクエスト生成回路216が付加されている。この構成設定レジスタ215は、システムの初期設定時等に1次バス204に2次バスブリッジ208が接続されているという情報と、2次バスエーゼント数 $n$ を設定することができ、またリクエスト生成回路216は、構成設定レジスタ215の設定内容に従い、本来1本の信号線として入力される2次バスブリッジ208からの要求信号を1次バスブリッジ203の内部制御回路214に $n$ エーゼントとして伝える手段を有する。

【0015】かくして、1次バスブリッジ203の制御回路214は、1次バスに接続された $m=4$ 個の1stバスエーゼントのうち、2次バスブリッジ208を2次バスエーゼント数である $n=4$ エーゼントとして制御を行う。これにより、エーゼント数 $m$ の1次バスの制御とエーゼント数 $n$ の2次バスの制御を個別にラウンドロビン方式で行う場合、1次バスエーゼントが $m$ 回に1回は1次バス所有権を獲得できるのに対し、2次バスエーゼントは $m \times n = 4 \times 4$ 回に1回しか1次バス所有権を得られなかったのが、信号線や外部回路を追加することなく1次バスエーゼント、2次バスエーゼントに均等な $(m+n-1)$ 回に1回の割合で1次バス所有権獲得を保証することが可能となる。

【0016】図3を参照すると、図2の1次バスブリッジ203の制御回路214、設定レジスタ215、リクエスト生成回路216は以下のように構成されている。すなわち、システム初期設定時にエーゼント208

がブリッジ機能をもち配下にエーゼントE210、エーゼントF211、エーゼントG212、エーゼントH213の4エーゼントが接続されているという構成情報を構成設定レジスタ215に設定すると、リクエスト生成回路は、エーゼントD208からの必要信号REQDに4エーゼント分の重みがあると判別し、制御回路214に対して、バス要求信号REQD1、REQD2、REQD3、REQD4の4信号に変換して伝える。これに対して、ブリッジデバイスとしての機能を持たないエーゼントA205、エーゼントB206、エーゼントC207のバス要求信号REQA、REQB、REQCは各々1エーゼント分として制御回路214に入力する。

【0017】かくして、制御回路214は、1stバスの接続エーゼント数4に対して7エーゼントからのバス要求を処理することになる。すなわち、制御回路214は、バス要求信号REQA1に対する許可信号としてGNTAを、バス要求信号REQB1に対する許可信号としてGNTBを、バス要求信号REQC1に対する許可信号としてGNTCを、バス要求信号REQD1、REQD2、REQD3、REQD4に対する許可信号としてGNTDを制御結果として出力する。これにより、

1次バス使用権は7回のバス制御サイクルのうち4回はエーゼントDに与えられることになる。

【0018】図の設定レジスタの構成並びにリクエスト生成回路は、当業者にとって幾つもの作り方が考えられ、また本発明とは直接関係しないので、その詳細な構成は省略する。

【0019】以下、本実施の形態の動作につき説明する。1次バスブリッジの制御動作について図4を用いて説明する。ここでは、時計回りに優先順位が選択されているラウンドロビン方式の制御動作を一例として説明する。

【0020】ここで、1次バス制御の初期状態においてバス使用優先権はエーゼントA205に与えられている。従って、エーゼントA205からのバス要求に対して制御回路214は優先的にバスの使用を許可する。エーゼントA205がバスの使用を完了すると次にバス使用優先権はエーゼントB206に移行する。バスの使用優先権はエーゼント間を順次移行していくが、本発明によりブリッジ機能をもつエーゼントDは、エーゼントD配下の2ndバスエーゼント数である4エーゼント分として構成レジスタに設定されているため、制御回路214はバス使用優先権をエーゼントDで4回分足しめする。このことは言い換えれば、2次バスエーゼントであるエーゼントE210、エーゼントF211、エーゼントG212、エーゼントH213が1次バスに直接接続された1次バスエーゼントと同じレベルで1次バスの制御を受けていることとなる。

【0021】ところで、このバス優先権移行は、あくまで1次バスと2次バスの全エーゼントがバス使用権を獲得するための要求を行った場合に、制御回路214がバス使用許可を出す順番であって、例えばエーゼントA205がバスを獲得しラウンドロビン実行中に、エーゼントC207がバス要求を出しているエーゼントB206からのバス要求が無い場合には、エーゼントB206へのバス使用許可はスキップされ、エーゼントC207にバス使用権が与えられることになる。このことは、ブリッジ配下の4エーゼントのうち1エーゼントがバス要求動作を一切行わない場合に、制御回路214がバス要求信号REQD1、REQD2、REQD3、REQD4の4信号に変換して伝える。これに対して、ブリッジデバイスとしての機能を持たないエーゼントA205、エーゼントB206、エーゼントC207のバス要求信号REQA、REQB、REQCは各々1エーゼント分として制御回路214に入力する。

【0022】すなわち、図3においてエーゼントE210がバス要求として機能しない場合を例にとると、2ndバス上でバス要求を発行するエーゼントはエーゼントF211、エーゼントG212、エーゼントH213の3エーゼントとなるが、エーゼントD208配下のエーゼント数である4だけをみて設定レジスタ215を設定すると、エーゼントA205、エーゼントB206、エーゼントC207がそれぞれ1エーゼントに対し1要求ラインの重みであるのに対して

し、エーゼントF211、エーゼントG212、エーゼントH213は3エーゼントに対して4つの要求ラインを割り当てられる可能性がある。

【0023】しかしながら、これは各エーゼントがバス要求として機能するか、しないかを情報としてもつことにより設定レジスタで制御可能である。これは、広く普及しているPCIバスシステムを例にあげても、コンピュータの起動時にバス要求を行うことが可能であるように、決定的な動作の発生ではなく、本ケースにおけるバス制御における不均衡を回避することが容易であることは自明である。

【0024】このように、本発明では、バスブリッジを含むコンピュータシステムにおいて、2次バスブリッジ配下の2次バスエーゼントがバスブリッジを介して1次バスを使用する場合の1次バスエーゼント、2次バスエーゼント間の1次バス制御の不平等を抑える効果に加えて、1次バスの制御機構の中でこれを実現しようとしているので、外部回路や信号線を追加することなくバス間の不平等抑止を得ることが出来るという効果がある。また、バスへの要求信号の重み付けをレジスタ設定によって制御するためシステム構成に応じた制御方式をとることが可能である。

【0025】なお、上記形態では、1次バスと2次バスは必ずしも同一ベクトルのバスである必要はない。またシステム形態は上記形態にとどまるものではなく1次バスには複数のバスブリッジを接続してもよいし、更に階層的にバスブリッジを使用してもよい。更に、バスエーゼント数に制限されるものでもない。

【0026】なお、本発明が上記各実施例に限定されず、本発明の技術思想の範囲内において、各実施例は適宜変更され得ることは明らかである。

【0027】

【発明の効果】以上説明したように、本発明によれば、バスブリッジを介して接続される1次バスと2次バスの制御方式に関して、1次バス側の制御回路におけるバスブリッジの重みを設定可能とする手段を設けるという基本構成に基づき、バスブリッジを介して階層的に接続される複数のバス構成をとるコンピュータシステムにおいて、どの階層のバスに接続されるかに依存している制御の不均衡を回避する方法を、既存の標準バスベクトルのソフトウェア変更や外部回路を用意することなく、実現可能とする制御方式が提供される。

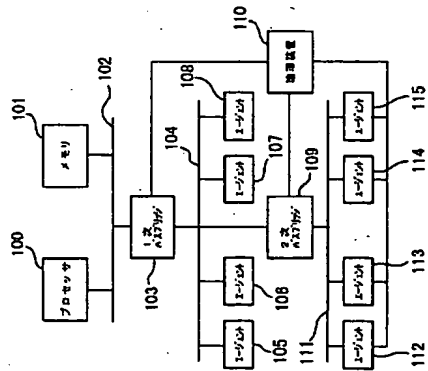
【図面の簡単な説明】

【図1】従来技術のブロック図である。  
【図2】本発明を適用したコンピュータシステムのブロック図である。  
【図3】本発明の更に詳細なブロック図である。  
【図4】本発明におけるバス優先権の移行図である。  
【符号の説明】

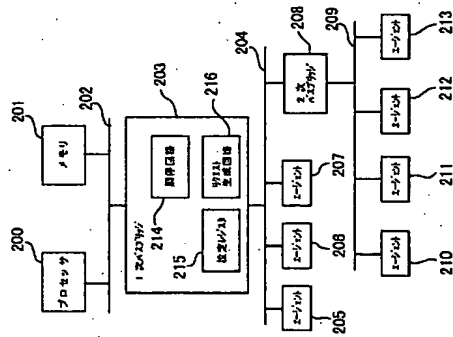
- 203 1次バスブリッジ
- 204 1次バス
- 205、206、207 1次バスエージェン
- 208 2次バスブリッジ
- 209 2次バス

- 210、211、212、213 2次バスエージェ
- 214 2次バス
- 215 設定レジスタ
- 216 リクエスト生成回路
- 217 制御回路

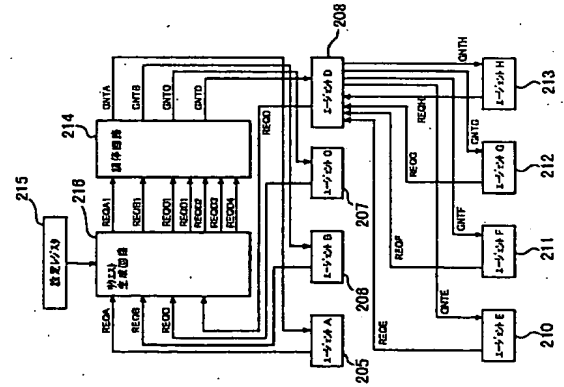
【図1】



【図2】



【図3】



【図4】

